



<https://latribunelibre.com/emploi/ingenieur-fpga-f-h-7>

Ingénieur FPGA – F/H

Description

Dans le cadre d'un projet de conception d'un système de reconnaissance visuelle, basé sur une architecture à base de ASIC type SoC, nous recrutons un(e) Ingénieur(e) en microélectronique numérique pour assurer une partie du développement.

Vos missions :

- Définition d'architecture, rédaction de spécifications
- Choix du partitionnement des fonctions entre programmation logique et microcontrôleur avec pour objectif une performance optimale
- Intervention sur l'ensemble du flot de Design (description RTL, développement C, tests unitaire, intégration)
- Intervention sur l'ensemble du flot de la Vérification fonctionnelle (plan de test, développement de test, UVM)
- Rédaction documentaire

Pour mener à bien cette mission, vous devrez :

- Appréhender le fonctionnement du produit afin d'apporter un regard pertinent sur les solutions choisies
- Travailler avec les développeurs pour qualifier les nouveaux développements
- Collaborer avec d'autres équipes, notamment Firmware et Hardware dans un contexte Agile ou Cycle en V
- Assurer un reporting hebdomadaire de vos tâches et votre avancement.

Il y a plusieurs postes, avec de la place pour des débutants mais aussi et surtout pour des développeurs plus expérimentés.

L'agence de rattachement de cette offre se situe à Grenoble.

Qualifications

Titulaire d'un diplôme d'ingénieur en électronique ou d'un diplôme universitaire équivalent avec une première expérience de préférence dans le domaine de la microélectronique numérique.

Votre passion, votre dynamisme et votre capacité à transmettre dans des contextes variables seront des atouts pour vous épanouir dans ce rôle.

Organisme employeur
elsys-design

Type de poste
Temps plein

Secteur
INGÉNIERIE, ÉTUDES
TECHNIQUES

Lieu du poste
38185, GRENOBLE, GRENOBLE,
France

Salaire de base
45000 € - **Salaire de base**
65000 €

Date de publication
17 octobre 2025 à 19:06

Valide jusqu'au
16.11.2025

Compétences recherchées :

- Maîtrise du flot de développement FPGA
- Maîtrise de langage de description RTL (VHDL, Verilog, SystemVerilog)
- Analyse, réutilisation et modification de blocs complexes
- Pratique de la gestion de configuration (Git, SVN, ClearCase)
- Méthodologie du cycle en V et Agile
- Connaissance ou intérêt pour la thématique de reconnaissance visuelle
- Bonne compréhension en anglais technique (écrit et oral)

Qualités requises

- Avoir une capacité d'apprentissage et une rigueur dans l'exécution
- Savoir travailler en équipe et avoir le sens du service
- Avoir une certaine facilité à communiquer avec différents types d'interlocuteurs