



<https://latribunelibre.com/emploi/ingenieur-validation-dasic-mixte-pmic-f-h-7>

Ingénieur(e) validation d'ASIC mixte (PMIC) F/H

Description

Dans le cadre de nos activités dans l'industrie des semi-conducteurs nous travaillons à la validation de Power Management IC, un type d'ASIC mixte destiné à de l'électronique de puissance, en particulier à de la conversion DC/DC. Ces composants seront ensuite utilisés dans l'automobile et intégrés aux prochaines générations de véhicules.

Sur ce projet, nous travaillons en particulier sur la post-silicon validation, ce qui consiste à tester et caractériser manuellement et de façon automatisée les chips fabriquées.

Ces derniers mois nous avons construit une équipe d'ingénieurs autour de ces problématiques techniques. Votre rôle sera de prendre part aux activités techniques de validation.

Les missions confiées sont :

- La rédaction des spécifications de validation
- La définition du banc de test
- La mise en place de l'automatisation de la caractérisation de blocs
- Les mesures paramétriques et fonctionnelles des circuits sur banc de mesure
- L'analyse approfondie des mesures afin d'isoler les problèmes venant de l'ASIC
- Les review avec les équipes de design

Qualifications

Pour ce poste nous recherchons un·e ingénieur·e diplômé·e en électronique (plus spécifiquement en microélectronique ou en électronique de puissance de préférence) ou titulaire d'un diplôme universitaire équivalent.

Vous devrez avoir de solides connaissances en électronique analogique et de puissance, en outils de conception de carte électronique et en codage en Python ainsi qu'une bonne maîtrise des techniques de mesures électriques.

Enfin, compte tenu du contexte du projet et des équipes avec lesquelles vous serez amené à échanger, un bon niveau d'anglais est exigé.

Si vous pensez avoir les connaissances techniques et l'envie de rejoindre une équipes travaillant sur un projet ambitieux, n'hésitez pas à candidater !

Organisme employeur

elsys-design

Type de poste

Temps plein

Secteur

INGÉNIERIE,
TECHNIQUES

ÉTUDES

Lieu du poste

31555, TOULOUSE, TOULOUSE,
France

Salaire de base

35000 € - Salaire de base
50000 €

Date de publication

4 octobre 2024 à 21:01

Valide jusqu'au

03.11.2024