



<https://latribunelibre.com/emploi/ingenieur-e-verification-asic-f-h>

Ingénieur(e) Vérification ASIC F/H

Description

En intégrant dans une équipe projet multi sites de 10 ingénieur(e)s dans un contexte international, tu participeras à la vérification (dirigée et UVM) d'une nouvelle génération de SoC.

Pour mener à bien cette mission challengeante, tu devras :

- Rédiger des plans de vérification
- Implémenter l'environnement de tests en SystemVerilog
- Développer des modèles en SystemVerilog et C
- Implémenter des générateurs de séquences et de testcases dirigés en C ou VHDL
- Rédiger des rapports de vérification

L'objectif c'est de participer à un projet ambitieux et évoluer!

L'agence de rattachement de cette offre se situe à Nice-sophia-antipolis.

Qualifications

Ingénieur(e) en microélectronique, tu possèdes une première expérience professionnelle en design ou vérification bloc ou top level de SoC.

Tu maîtrises une ou plusieurs de ces techniques:

Vérification de SoC UVM
Les langages SystemVerilog
Specman ou C embarqué
VHDL ou le Verilog

Tu maîtrises bien l'anglais et aimes voyager ? Tant mieux! Des déplacements en Europe seront à prévoir.

Tu es rigoureux(se) et apprécies le travail d'équipe

Tu possèdes un bon relationnel et respectes des engagements

Si c'est le cas, tu es celui/celle qu'il nous faut! Alors postule vite pour nous rejoindre =)

Organisme employeur
elsys-design

Type de poste
Temps plein

Secteur
INGÉNIERIE, ÉTUDES
TECHNIQUES

Lieu du poste
06152, VALBONNE, VALBONNE,
France

Salaire de base
35000 € - **Salaire de base**
50000 €

Date de publication
24 décembre 2025 à 18:03

Valide jusqu'au
23.01.2026